

日 本 国 特 許 庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出 願 年 月 日 2002年10月18日
Date of Application:

出 願 番 号 特願2002-303920
Application Number:

ST. 10/C]: [JP2002-303920]

CERTIFIED COPY OF
PRIORITY DOCUMENT

願 人
Applicant(s): 株式会社日立製作所
株式会社アキタ電子システムズ

Application No. 10/682,250

MATTINGLY, STANGER
MALUR & BRUNDIDGE, P.C.

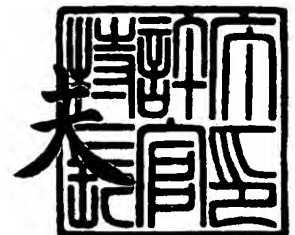
1800 DIAGONAL ROAD, SUITE 370
ALEXANDRIA, VA 22314

703-684-1120

2003年10月20日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康



【書類名】 特許願

【整理番号】 H02015961

【あて先】 特許庁長官 殿

【国際特許分類】 H03F 3/21
H04B 7/26

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所 半導体グループ内

【氏名】 赤嶺 均

【発明者】

【住所又は居所】 秋田県河辺郡雄和町相川字後野 8 5 番地 株式会社アキ
タ電子システムズ内

【氏名】 小野 生幸

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目 2 0 番 1 号 株式会社日立
製作所 半導体グループ内

【氏名】 丸山 昌志

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【特許出願人】

【識別番号】 000100997

【氏名又は名称】 株式会社アキタ電子システムズ

【代理人】

【識別番号】 100085811

【弁理士】

【氏名又は名称】 大日方 富雄

【電話番号】 03-3269-1430

【手数料の表示】

【予納台帳番号】 027177

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 高周波電力増幅用電子部品および無線通信システム

【特許請求の範囲】

【請求項 1】 変調された高周波信号を増幅する電力増幅回路と、該電力増幅回路の入力信号を受ける出力検出用トランジスタおよび該トランジスタの電流に比例した電流を流すカレントミラー回路と、該カレントミラー回路の転写先の電流に応じて前記電力増幅回路にバイアスを与えるバイアス生成回路とを含む高周波電力増幅用電子部品であって、前記電力増幅回路の出力端子側と前記カレントミラー回路の転写元の電流を流すトランジスタの制御端子との間に出力電力の変動を伝達する容量素子が接続されてなることを特徴とする高周波電力増幅用電子部品。

【請求項 2】 前記電力増幅回路と出力端子との間にインピーダンス整合回路と直流遮断用容量素子とが接続され、前記出力電力変動伝達用容量素子の一方の端子は前記電力増幅用トランジスタのドレイン端子と前記直流遮断用容量素子との間のいずれかのノードに接続されていることを特徴とする請求項 1 に記載の高周波電力増幅用電子部品。

【請求項 3】 前記出力検出用トランジスタと前記カレントミラー回路は同一の半導体チップ上に形成され、該半導体チップと前記電力増幅回路とが絶縁基板に実装され、前記出力電力変動伝達用容量素子は前記絶縁基板に形成された誘電体層と該誘電体層を挟むように形成された一対の導体層とにより構成されていることを特徴とする請求項 1 または 2 に記載の高周波電力増幅用電子部品。

【請求項 4】 前記出力電力変動伝達用容量素子は 1 p F 以上の容量値を有することを特徴とする請求項 1 ～ 3 のいずれかに記載の高周波電力増幅用電子部品。

【請求項 5】 前記カレントミラー回路の転写先の電流を電圧に変換する抵抗素子を備え、該抵抗素子はディスクリート部品として前記絶縁基板上に実装されていることを特徴とする請求項 1 ～ 4 のいずれかに記載の高周波電力増幅用電子部品。

【請求項 6】 前記バイアス生成回路は、前記電流－電圧変換用抵抗素子に

より変換された電圧と出力レベル指示信号とを比較してその差に応じた信号を出力する比較回路を備え、該比較回路の出力に基づいて前記電力増幅回路にバイアスを与えることを特徴とする請求項 1～5 のいずれかに記載の高周波電力増幅用電子部品。

【請求項 7】 前記電力増幅回路は電界効果トランジスタからなり、前記バイアス生成回路で生成されたバイアス電圧が前記電力増幅用トランジスタのゲート端子に印加されていることを特徴とする請求項 1～6 のいずれかに記載の高周波電力増幅用電子部品。

【請求項 8】 前記電力増幅回路は複数のトランジスタが縦続接続され最終段トランジスタは第 1 の半導体チップ上に形成され、前記電力増幅回路の最終段トランジスタを除くトランジスタは第 2 の半導体チップ上に形成され、前記出力検出用トランジスタと前記カレントミラー回路は第 3 の半導体チップ上に形成されていることを特徴とする請求項 1～7 のいずれかに記載の高周波電力増幅用電子部品。

【請求項 9】 前記電力増幅回路は複数のトランジスタが縦続接続され少なくとも最終段トランジスタと前記出力検出用トランジスタと前記カレントミラー回路は第 1 の半導体チップ上に形成され、前記電力増幅回路の最終段トランジスタを除くトランジスタは第 2 の半導体チップ上に形成されていることを特徴とする請求項 1～7 のいずれかに記載の高周波電力増幅用電子部品。

【請求項 10】 前記電力増幅用トランジスタの制御端子と前記出力検出用トランジスタの制御端子との間に抵抗素子が接続されていることを特徴とする請求項 1～9 のいずれかに記載の高周波電力増幅用電子部品。

【請求項 11】 前記出力検出用トランジスタと前記カレントミラー回路の転写元の電流を流すトランジスタとの間に抵抗素子が接続されていることを特徴とする請求項 1～10 のいずれかに記載の高周波電力増幅用電子部品。

【請求項 12】 請求項 1～11 のいずれかに記載の高周波電力増幅用電子部品と、送信信号と受信信号の切替えを行なう送受信切替え回路を備えた第 2 電子部品と、送信する信号を変調して前記高周波電力増幅用電子部品へ入力する第 3 電子部品と、前記高周波電力増幅用電子部品に対して出力レベル指示信号を付

与する半導体集積回路とを有することを特徴とする無線通信システム。

【請求項 1 3】 前記高周波電力増幅用電子部品は第 1 周波数帯の信号を増幅する第 1 電力増幅回路と第 2 周波数帯の信号を増幅する第 2 電力増幅回路を備え、前記第 2 電子部品は第 1 周波数帯の信号と第 2 周波数帯の信号の切替えを行なう信号切替え手段を備え、前記第 3 電子部品は第 1 周波数帯の信号を変調する回路と第 2 周波数帯の信号を変調する回路を備えていることを特徴とする請求項 1 2 に記載の無線通信システム。

【請求項 1 4】 高周波信号を入力信号として受け、該入力信号に従った信号を出力する出力端子を有する電力増幅回路と、該電力増幅回路の入力信号を受ける出力検出用トランジスタを有し、前記入力信号に従った出力信号を形成する検出回路と、該検出回路の出力信号に応じたバイアスを前記電力増幅回路に与えるバイアス生成回路と、前記電力増幅回路の出力端子と前記検出回路との間に、上記出力端子における変動を前記検出回路へ伝達する容量素子が接続されてなることを特徴とする高周波電力増幅用電子部品。

【請求項 1 5】 前記電力増幅回路の出力端子とアンテナが接続されるべき端子との間にインピーダンス整合回路と直流遮断用容量素子とが接続され、前記容量素子の一方の端子は電力増幅回路の出力端子と前記直流遮断用容量素子との間に接続されていることを特徴とする請求項 1 4 に記載の高周波電力増幅用電子部品。

【請求項 1 6】 請求項 1 4 ～ 1 5 のいずれかに記載の高周波電力増幅用電子部品と、送信信号と受信信号の切替えを行なう送受信切替え回路を備えた第 2 電子部品と、送信する信号を変調して前記高周波電力増幅用電子部品へ入力する第 3 電子部品と、前記高周波電力増幅用電子部品に対して出力レベル指示信号を付与する半導体集積回路とを有することを特徴とする無線通信システム。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、携帯電話機等の無線通信システムに使用され高周波信号を増幅して出力する高周波電力増幅回路および高周波電力増幅回路を組み込んだ電子部品に

適用して有効な技術に関し、特に出力電力のフィードバック制御に必要な出力レベルの検出を電流検出方式で行なう検出回路を有する無線通信システムにおいて負荷変動に伴う出力電力の変動および消費電流の低減に利用して有効な技術に関する。

【0002】

【従来の技術】

一般に、携帯電話機等の無線通信装置（移動体通信装置）における送信部には、変調後の信号を増幅する高周波電力増幅回路が組み込まれている。従来の無線通信装置には、ベースバンド回路もしくはマイクロプロセッサ等の制御回路からの送信要求レベルに応じて高周波電力増幅回路の増幅率を制御するため、高周波電力増幅回路もしくはアンテナの出力レベルを検出して帰還をかけることが行なわれている（例えば、特許文献1参照）。そして、出力レベルの検出は、従来は一般に、カプラや検波回路などを使用して行なっており、検波回路は高周波電力増幅回路とは別個の半導体集積回路として構成されることが多い。

【0003】

また、カプラは、ディスクリート部品もしくは絶縁基板（モジュール基板）に形成された出力線（マイクロストリップ線路）と並行に配設された導電体との間に形成される容量を介して出力レベルを検出する素子であり、半導体チップ上に形成される素子に比べてサイズが大きい。なお、方向性結合器（カプラ）については、例えば総合電子出版社、1997年7月10日発行「マイクロ波の基礎とその応用」P191～P193に記載されている。また、工業調査会発行「電子材料」1999年4月号のP91～P95には移動体通信用セラミック積層ロウパスフィルタおよび方向性結合器について記載されている。

【0004】

従来の高周波電力増幅回路の出力レベル検出方式は、高周波電力増幅回路とは別の半導体集積回路や電子部品を数多く使用しているため、モジュールの小型化を困難にする。さらに、カプラを使用する場合には、検出感度を向上させるためカプラの一端に基準電圧を印加することが行なわれることがあり、その場合基準電圧の最適設定および部品のばらつきに応じた電圧等の調整が必要になるため、

セットメーカの負担が大きくなるという不具合がある。また、カプラを使用すると、電力損失も生じるという不具合がある。

【0 0 0 5】

さらに、近年の携帯電話機においては、8 8 0 ~ 9 1 5 M H z 帯の周波数を使用する G S M (Global System for Mobile Communication) と呼ばれる方式の他に例えば 1 7 1 0 ~ 1 7 8 5 M H z 帯の周波数を使用する D C S (Digital Cellular System) のような方式の信号を扱えるデュアルバンド方式の携帯電話機が提案されている。かかる携帯電話機に使用される高周波電力増幅モジュールでは、出力パワーアンプも各バンドに応じて設けられるため、その出力レベルを検出するカプラも各バンドに応じてそれぞれ必要になる。そのため、一層モジュールの小型化が困難になる。

【0 0 0 6】

そこで、本出願人は、高周波信号を増幅する電力増幅用トランジスタの入力信号を受け電力増幅用トランジスタに流れる電流に比例した電流を流す出力検出用トランジスタおよび該トランジスタの電流を転写するカレントミラー回路とを設け、カレントミラー回路の転写先の電流を電圧に変換して出力レベルの検出信号とし、検出された出力レベルと送信要求レベルとを比較して出力レベルの制御を行なう電流検出方式の無線通信システムに関する発明をなし、出願を行なった（特願 2 0 0 0 - 5 2 3 7 5 7 号）。

【0 0 0 7】

【特許文献 1】

特開 2 0 0 0 - 1 5 1 3 1 0 号公報

【0 0 0 8】

【発明が解決しようとする課題】

図 7 は、本出願人が開発した電流検出方式の無線通信システムにおける高周波電力増幅回路の出力部と電流検出方式の出力レベル検出回路 O D T を抜き出して示したものである。

【0 0 0 9】

図 7 において、T R 3 は高周波信号 P i n を増幅する電力増幅用トランジスタ

、TR4は抵抗R2を介してトランジスタTR3と同一の信号Pinがゲート端子に印加されTR3の $1/n$ の大きさに形成された出力検出用トランジスタ、TR5は抵抗R3を介してトランジスタTR4と直列に接続されたカレントミラー用トランジスタ、TR6はトランジスタTR5とカレントミラー接続されたトランジスタ、R4は該トランジスタTR6のドレイン端子と接地点との間に接続された電流-電圧変換用のセンス抵抗である。上記トランジスタTR4には、電力増幅用トランジスタTR3のドレイン電流 I_{dd} の $1/n$ の電流が流れるため、センス抵抗R4で変換された電圧 V_{det} は電力増幅用トランジスタTR3の出力電力と相関のある電圧となる。

【0010】

この検出電圧がコンパレータCMPに供給されてベースバンド回路もしくはマイクロプロセッサ等の制御回路から供給される出力レベル指示信号V_{ramp}と比較され、入力電位差に応じた電圧もしくは電流がバイアス生成回路BIASに供給されて電力増幅用トランジスタTR3のゲートバイアス電圧が生成されて出力レベルの制御が行なわれるように構成されている。なお、図7において、C1は入力高周波信号Pinの直流成分をカットする容量素子、MN4は出力端のインピーダンスが 50Ω となるように整合をとるインピーダンス整合回路である。電力増幅用トランジスタTR3は1段でなく複数段とされることもある。

【0011】

本発明者等は、図7の電流検出方式の高周波電力増幅回路について、負荷変動による影響を調べた。具体的には、負荷Z0を変化させて電力増幅用トランジスタTR3のドレイン端子から見たそれよりも後段の回路のインピーダンスの位相を変化させたときの出力電力P_{out}の変化および消費電流の変化を調べた。その結果、図5および図6にそれぞれ破線で示すように、位相に応じて出力電力P_{out}と消費電流が大きく変動することが明らかになった。

【0012】

なお、ここで消費電流とはトランジスタTR3のドレイン電流 I_{dd} と出力レベル検出回路の電流($I_{c1} + I_{c2}$)との和である。図7の回路では負荷Z0を変化させても出力レベル検出回路ODTの出力には影響が及ばないので、消費電流の

変動分はほとんどが電力増幅用トランジスタ TR 3 のドレイン電流 I_{dd} の変動分であると考えられる。一方、負荷 Z_0 を変化させたときの検出電圧 V_{det} は、図 4 に示すようにほぼ一定であった。

【0013】

これらのことから、図 7 の回路においては、負荷変動時に出力電力と消費電流は大きく変動するにもかかわらず、検出電圧 V_{det} はほとんど変わらないため、図 7 のような電流検出方式によるフィードバック制御においては、負荷が変動した時に出力電力と消費電流を所望のレベルに制御できないという不具合があることを見出した。なお、高周波電力増幅回路の出力電力と消費電流の増大は、回路を構成する素子の破壊や電池の著しい消耗を招き、この高周波電力増幅回路を使用した携帯電話機のような無線通信システムでは信頼性が低下するとともに、最大通話時間や最大待ち受け時間が予想以上に短くなるおそれがある。

【0014】

なお、負荷を変動させるのは、携帯電話機のようなシステムでは携帯電話機が金属板の上に置かれるなど使用環境が変化することがあるので、そのような環境変化を想定した試験が必要であるためである。図 5 および図 6 は、携帯電話機が金属板の上に置かれたような状況に近い状態での試験結果を得るため、負荷をグラウンドショートに近い状態に設定して、インピーダンスの位相を変化させた場合の出力電力の変化と消費電流の変化を示す。

【0015】

本発明の目的は、出力電力のフィードバック制御に必要な出力レベルの検出を電流検出方式で行なう無線通信システムにおいて、負荷が変動しても出力電力と消費電流が大きく変動するのを防止することができる高周波電力増幅用電子部品およびそれを用いた無線通信システムを提供することにある。

【0016】

さらに、本発明の他の目的は、無線通信システムに適用した場合に信頼性が高く最大通話時間や最大待ち受け時間を長くすることができる高周波電力増幅用電子部およびそれを用いた無線通信システムを提供することにある。

【0017】

この発明の前記ならびにそのほかの目的と新規な特徴については、本明細書の記述および添付図面から明らかになるであろう。

【0018】

【課題を解決するための手段】

本願において開示される発明のうち代表的なものの概要を説明すれば、下記のとおりである。

【0019】

すなわち、出力電力のフィードバック制御に必要な出力レベルの検出を電流検出方式で行なう無線通信システムを構成する高周波電力増幅用電子部品において、最終段の電力増幅用トランジスタのドレイン端子と、出力レベルを検出する回路の例えばカレントミラー回路を構成するトランジスタのゲート端子のような適当なノードとの間に容量素子を介在させ、負荷変動に伴う出力電力の変化を容量素子を介して出力レベル検出回路の内部ノードに伝えて、出力レベル検出回路の検出電流に出力電力の変化を反映させるようにしたものである。

【0020】

上記した手段によれば、出力レベルの検出を電流検出方式で行なう場合にも、負荷変動に伴う出力電力の変化が出力レベル検出回路の検出電流に反映されるようになるため、より正確な出力電力の制御が可能になるとともに、消費電流が一時的に増大して回路を構成する素子が破壊されたり電池が著しく消耗するなどの不所望の事態が発生するのを回避することができるようになる。

【0021】

ここで、出力電力の変化を出力レベル検出回路の検出電流に反映させるための容量素子は、例えば1 p F以上の容量値とするのが望ましい。容量値が小さすぎると負荷変動に伴う出力電力の変動をフィードバック制御系に十分に伝えることができないため、出力電力の変動を所望のレベル以下に抑えることができないからである。

【0022】

一方、容量値が大きすぎると、出力電力レベルが小さい時に入力信号から検出した比較的小さな出力レベルの変化にさらに出力電力の変化が加算されてフィー

ドバック制御系が出力電力の変動に過剰に反応してしまうとともに半導体チップやモジュールの小型化を困難にするので、あまり大きくのは好ましくない。回路を構成する素子の定数などにもよるが、出力電力の変化を伝える容量素子の最大値は 2 ～ 4 p F 程度が妥当であろう。

【 0 0 2 3 】

【発明の実施の形態】

以下、本発明の好適な実施例を図面に基づいて説明する。

【 0 0 2 4 】

本発明に先立って、本発明者等は、負荷変動により電力増幅用トランジスタのドレイン電流が大きく変化する理由について考察を行なった。以下、先ずその考察について説明する。

【 0 0 2 5 】

図 1 は、本発明者等が検討した送信系回路の概略を示す。図 1 において、A N T は送受信用アンテナ、P A は入力高周波信号 P i n を増幅してアンテナ A N T を駆動する出力パワーアンプで、この出力パワーアンプ P A は縦続接続された 3 段の増幅段により構成されている。T R 3 は最終増幅段を構成する電力増幅用トランジスタ、L 1 は電源電圧端子 V d d 1 と電力増幅用トランジスタ T R 3 のドレイン端子との間に接続されたインダクタンス素子、M N 4 はインピーダンス整合回路、C D C 4 は直流成分を遮断する容量素子、L P F は送信信号の高調波成分を除去するロウパスフィルタ、S W は送受信切替えスイッチ、D I S は 9 0 0 M H z のような G S M の信号と 1 8 0 0 M H z のような D C S の信号を分離する分波器である。

【 0 0 2 6 】

上記インダクタンス素子 L 1 の代わりに基本波の $1/4$ 波長の電気長を有する $\lambda/4$ 伝送線路を用いることもある。また、電力増幅用トランジスタ T r 3 は、図 1 の実施例では M O S F E T が使用されているが、バイポーラ・トランジスタや G a A s M E S F E T、ヘテロ接合バイポーラ・トランジスタ (H B T)、H E M T (High Electron Mobility Transistor) 等他のトランジスタを用いることもある。

【0027】

図1のような送信系回路においては、アンテナANTが接続されるアンテナ端やロウパスフィルタLPFと送受信切替えスイッチSWとの接続ノード、送受信切替えスイッチSWと分波器DISとの接続ノードのインピーダンスはそれぞれ 50Ω に設定される。一方、電力増幅用トランジスタTR3のドレイン端子のインピーダンスは、インピーダンスが 50Ω の出力端（アンテナ端）で所望の電力が得られるようにするためかなり低い値（数 Ω ）に設定され、電力増幅用トランジスタTR3のドレイン端子のインピーダンスをアンテナ端のインピーダンスに整合させるためインピーダンス整合回路MN4が設けられている。

【0028】

また、実際の回路設計では、出力端で最大電力が得られるときの電力増幅用トランジスタTR3のドレイン端子の動作点と電力増幅回路PAが最大効率で動作するときの電力増幅用トランジスタTR3のドレイン端子の動作点とは一致していない。回路設計の段階では両者のバランスを考慮して電力増幅用トランジスタTR3のドレイン端子のインピーダンスを決定する。

【0029】

具体的には、電力増幅用トランジスタTR3のドレイン端子からアンテナ側を見たときのインピーダンスと反射係数に対応させて図1の電力増幅回路の特性を表わした図2のスミスチャートを参照すると分かるように、回路の出力端での電力等高線は実線で示され、電力効率の等高線は鎖線で示されるようになり、両者は一致していない。そこで、回路の設計に際しては、最大電力点と最大効率点のほぼ中間の符号Aで示すような点が動作点（最適インピーダンス）となるように、電力増幅用トランジスタTR3やインピーダンス整合回路MN4等の素子定数が決定される。

【0030】

ところが、アンテナANTの代わりに可変インピーダンスVIPを出力端に接続して負荷Z0を変化させると、電力増幅用トランジスタTR3のドレイン端子からアンテナ側を見たときのインピーダンスの位相が変化し、反射係数等に変化が生じて出力電力が変動し、出力電力が変動するとその出力電力が得られるよう

に電力増幅用トランジスタ $TR3$ のドレイン電流が増加する。図2のスミスチャート上では、負荷が変化した時のインピーダンスは破線Eで示すような上記動作点Aを中心とする同心円のように変化する。そして、破線Eの円上のどの点になるかはその時のインピーダンスの位相によって決まる。そのため、負荷が変化して回路の動作点が矢印Fのように最大電力点Bの方向へ移動したとき（インピーダンスの位相が 160° のとき）に、電力増幅用トランジスタ $TR3$ のドレイン電流が最も大きく増加するとの結論に達した。

【0031】

上記のような考察から、負荷の変動に伴う出力電力 P_{out} の変化を出力レベル検出回路ODTに伝達すれば、負荷変動に伴う電力増幅用トランジスタ $TR3$ のドレイン電流の増加を抑制できるのではないかと考え、図3に示すような回路を発明するに至った。

【0032】

図3において、 $TR1$ は高周波信号 P_{in} を増幅する1段目の増幅段を構成する電力増幅用トランジスタ、 $TR2$ は2段目の増幅段を構成する電力増幅用トランジスタ、 $TR4$ は抵抗 $R2$ を介して最終増幅段の電力増幅用トランジスタ $TR3$ と同一の信号がゲート端子に印加されたMOSFETからなる出力検出用トランジスタ、 $TR5$ は抵抗 $R3$ を介してトランジスタ $TR4$ と直列に接続されたカレントミラー用トランジスタ、 $TR6$ はトランジスタ $TR4$ とカレントミラー接続されたトランジスタ、 $R4$ は該トランジスタ $TR6$ のドレイン端子と接地点との間に接続された電流-電圧変換用のセンス抵抗である。

【0033】

出力検出用トランジスタ $TR4$ は電力増幅用トランジスタ $TR3$ の $1/n$ の大きさに形成されて、電力増幅用トランジスタ $TR3$ に流れる電流の $1/n$ の電流がトランジスタ $TR4$ に流れるようにされ、その電流をカレントミラー回路で転写してセンス抵抗 $R4$ に流すように構成される。そのため、センス抵抗 $R4$ で変換された電圧 V_{det} は電力増幅用トランジスタ $TR3$ の出力電力と相関のある電圧となる。

【0034】

この検出電圧 V_{det} がコンパレータ（誤差アンプ）CMP に供給されてベースバンド回路などから供給される出力レベル指示信号 V_{ramp} と比較され、 V_{det} と V_{ramp} の電位差に応じた電圧 V_{apc} がコンパレータ CMP から出力され、 V_{apc} が抵抗 $RP1 \sim RP4$ で分割された電圧が各段の電力増幅用トランジスタ $TR1 \sim TR3$ のゲート端子にバイアス電圧として印加されて所望の出力レベルとなるように各増幅段の利得の制御が行なれるように構成されている。

【0035】

なお、図3において、CDC1, CDC2, CDC3は直流をカットする容量素子、 $MN1 \sim MN4$ はそれぞれ容量 $CP1 \sim CP6$ と伝送線路 $TL1 \sim TL7$ からなるインピーダンス整合回路である。出力検出用トランジスタ $TR4$ のサイズ（ゲート幅）は、電力増幅用トランジスタ $TR3$ のサイズの数10分の1の大きさとされ、電力増幅用トランジスタ $TR3$ のドレイン電流 I_{dd} が数A（アンペア）のとき $TR3$ の電流が数10mAとなるように設計される。また、カレントミラー用トランジスタ $TR5$ と $TR6$ のサイズ比はほぼ1:1である。これにより、出力レベル検出回路ODTに流れる電流は、電力増幅用トランジスタ $TR3$ のドレイン電流 I_{dd} に比べてはるかに小さな値とされる。

【0036】

この実施例の高周波電力増幅回路においては、電力増幅用トランジスタ $TR3$ のドレイン端子と出力レベル検出回路ODTを構成するカレントミラー用トランジスタ $TR5$, $TR6$ のゲート端子との間に出力電力の変化をAC的に出力レベル検出回路ODTに伝達する容量 $C3$ が設けられている。容量 $C3$ を設けたことにより、出力レベルの検出を電流検出方式で行なう場合にも負荷の変動に伴う出力電力の変化が出力レベル検出回路ODTの検出電流に反映されるようになるため、より正確な出力電力の制御が可能になる。

【0037】

これによって、例えば負荷変動に伴う出力電力の増大で電力増幅用トランジスタ $TR3$ のドレイン電流 I_{dd} が増加すると、それに応じて増加したドレイン電圧の変化が容量 $C3$ を介して出力レベル検出回路に伝達され、これによって検出電流が増加して検出電圧 V_{det} が上昇し、コンパレータCMPの出力が下がって抵

抗PR1～PR4からなるバイアス回路が電力増幅用トランジスタTR3のドレイン電流 I_{dd} を減少させる方向にバイアスを変化させる。その結果、出力電力の増大で電力増幅用トランジスタTR3のドレイン電流 I_{dd} が増加するのを抑制することができる。

【0038】

なお、実施例では、出力電力の変化を出力レベル検出回路ODTに伝達する容量C3を電力増幅用トランジスタTR3のドレイン端子と出力レベル検出回路ODTのカレントミラー回路を構成するトランジスタTR5のゲート端子との間に接続しているが、容量C3の一方の端子は電力増幅用トランジスタTR3のドレイン端子と出力端子側の直流カット用CDC4との間であれば、いずれのノード（図3では伝送線路TL5と容量CP5との接続ノードN1またはTL6と容量CP6との接続ノードN2またはTL7と容量CDC4との接続ノードN3）に接続しても良い。ただし、容量C3を接続する最も望ましい位置は電力増幅用トランジスタTR3のドレイン端子とカレントミラー回路を構成するトランジスタTR5のゲート端子との間である。

【0039】

次に、容量C3の容量値の決定の仕方について説明する。

【0040】

容量C3の容量値は、小さすぎると負荷変動に伴う出力電力の変動をフィードバック制御系に十分に伝えることができないため、負荷変動に伴う出力電力の変動を十分に抑えることができない。一方、容量C3の容量値が大きすぎると出力電力レベルが小さい時に入力情報から検出した比較的小さな出力レベルの変化にさらに出力電力の変化が加算されてフィードバック制御系が出力電力の変動に過剰に反応してしまう。

【0041】

つまり、従来のカプラを用いた出力電力検出方式に代えて電流検出方式で出力電力をフィードバック制御しているにも関わらず、容量C3が大きいとそれがカプラと同じように働いてしまうことにより、フィードバック制御系が出力電力の変動に過剰に反応してかえって出力電力の変動幅が大きくなってしまうおそれが

ある。また、容量値が大きすぎると、半導体チップやモジュールの小型化を困難にするので、あまり大きくのは好ましくない。回路を構成する素子の定数などにもよるが、容量C3の最大値は2～4 pF程度にするのが望ましい。

【0042】

本実施例の回路においては、負荷変動に伴う出力電力の変動レベルを例えば35 dBmのような所望のレベル以下に抑えるため有効な最小容量値として1 pFを選択した。また、容量C3の最大値は、上記観点から2 pFとした。なお、本発明を適用することにより負荷変動に伴う出力電力の変動を抑える効果を得るために必要な容量C3の容量値は、電力増幅用トランジスタTR3を含む最終増幅段やインピーダンス整合回路MN3など電力増幅用トランジスタTR3のドレイン端子からアンテナ端までに設けられる回路の構成とこれらの回路を構成する素子の定数などによって異なるものであり、上記1～2 pFの範囲に限定されるものでなく、適用する回路に応じて決定すれば良い。

【0043】

一例として、容量C3の容量値を1 pFとしたときの負荷変動に伴う出力電力 P_{out} のレベル変動のシミュレーション結果を、図5に実線で示す。図5の破線は、容量C3を設けない場合における負荷変動に伴う出力電力 P_{out} のレベル変動のシミュレーション結果を示す。両者を比較すると、本発明を適用することにより従来は37 dBm近くに達していた出力電力 P_{out} の最大レベルを35 dBm以下に抑制できること、また従来は4 dBm近くあった出力電力 P_{out} の変動幅を3 dBm程度に抑制できることが分かる。

【0044】

また、図6には、容量C3の容量値を1 pFとしたときの負荷変動に伴う電力増幅用トランジスタTR3と出力レベル検出回路ODTの消費電流の変動のシミュレーション結果を実線で示す。図6の破線は、容量C3を設けない場合における負荷変動に伴う電力増幅用トランジスタTR3と出力レベル検出回路ODTの消費電流の変動のシミュレーション結果を示す。両者を比較すると、本発明を適用することにより従来は最大で3400 mA近くに達していた消費電流を2000 mA以下に抑制できること、また従来は消費電流の変動幅が2400 mA近く

あったものを 750 mA 以下に抑制できることが分かる。

【0045】

さらに、本実施例においては、出力レベル検出回路 ODT はコンパレータ CMP とともに 1 つの半導体チップ上に形成され、負荷変動に伴う出力電力の変動レベルを抑える容量 C3 はチップ外部に設けられている。図 3 において、符号 IC1, IC2, IC3 が付された一点破線で囲まれた回路および素子は、それぞれが別個の半導体チップ上に形成されていることを意味している。

【0046】

また、特に制限されるものでないが、本実施例においては、図 3 に示されている回路全体が 1 つのモジュールとして構成される。本明細書においては、表面や内部にプリント配線が施されたセラミック基板のような絶縁基板に複数の電子部品が実装されて上記プリント配線やボンディングワイヤで各部品が所定の役割を果たすように結合されることであたかも一つの電子部品として扱えるように構成されたものをモジュールと称する。

【0047】

図 3 の実施例回路では、IC1, IC2, IC3 外の抵抗 R1, R2, R4 とインダクタンス L1 はディスクリートの部品により、また IC1, IC2, IC3 外の容量はディスクリートの部品もしくは複数の誘電体層が積層されたモジュール基板のいずれかの誘電体層の表面と裏面に形成された導体層により構成され、インピーダンス整合回路 MN1 ~ MN4 を構成する伝送線路はモジュール基板の表面に形成された銅などの導体層により形成される。抵抗 R1 と R4 は比較的高い精度が要求されるので外付け抵抗が用いられている。抵抗 R2 は出力電力 P_{out} と出力検出用トランジスタ TR4 の出力電圧（ドレイン電圧）の比を調整可能にするため外付け抵抗が用いられている。負荷変動に伴う出力電力の変動レベルを抑える容量 C3 は、ディスクリートの部品でも良いが、部品点数を減らすため、誘電体層の表面と裏面に形成された導体層により構成するのが望ましい。

【0048】

誘電率 $\epsilon_r = 8.854 \times 10^{-12} \text{ F/m}$ （比誘電率 $S = 9$ ）の誘電体層を使用して容量値が 1 pF のような容量 C3 をモジュール基板上に形成する場合、そ

の占有面積 S は、誘電体層の厚み（電極間距離） t を $50\ \mu\text{m}$ とすると、 $C = \epsilon_r \cdot S / t$ より、 $6.4\ \text{mm}^2$ であり、矩形状の容量の場合一辺の大きさは約 $0.8\ \text{mm}$ になる。従って、この程度の容量素子であれば十分にモジュール基板上に形成することができ、これによって容量 C_3 としてディスクリット部品を使用する場合よりもモジュール全体をコンパクトに構成することができる。

【0049】

また、 $1\ \text{pF}$ はモジュール基板の寄生容量では得ることが困難な大きさである。負荷変動に伴う出力電力の変動レベルを抑える容量 C_3 をモジュール基板上の配線容量を利用して形成することも可能であるが、その場合、配線の長さは必要以上に冗長なものとなる。一方、容量 C_3 は、出力レベル検出回路 ODT やコンパレータ CMP が形成された半導体チップ IC_3 上に形成することも可能である。ただし、その場合には半導体チップのサイズが大きくなり、モジュール基板に形成する場合よりもコストが高くなるというデメリットがある。

【0050】

なお、図2の実施例においては、出力レベル検出回路 ODT を構成する出力検出用トランジスタ TR_4 のゲート端子との間に抵抗 R_2 が接続されているが、この抵抗 R_2 は省略することが可能である。同様に、図2の実施例においては、出力レベル検出回路を構成する出力検出用トランジスタ TR_4 のドレイン端子とカレントミラー用 $MOSFET$ TR_5 のドレイン端子との間に抵抗 R_3 が接続されているが、この抵抗 R_3 も省略することが可能である。

【0051】

抵抗 R_2 を設けることによって、出力電力 P_{out} と出力検出用トランジスタ TR_4 の出力電圧（ドレイン電圧）の比を調整することができるという利点がある。従って、実施例のように、抵抗 R_2 が半導体チップ外部に設けられていると、適用システムに応じた調整が可能になる。また、抵抗 R_3 を設けることによって出力レベル検出回路 ODT の電源電圧依存性を低減させることができる。直線性改善用の抵抗 R_3 を設けない場合における出力電力 P_{out} と検出電流との相関は、電源電圧 V_{dd1} が例えば $3.5\ \text{V}$ のような所定のレベルにあるときはほぼリニアな関係にあるが、電源電圧 V_{dd1} が例えば $4.2\ \text{V}$ のようなレベルに変化する

と、出力検出用トランジスタTR4に流れる電流が出力電力の高い領域では急に増加してしまうが、抵抗R3を設けると、電源電圧Vdd1が変化してもトランジスタTR4のドレイン電圧の変動量が小さくされ、結果としてトランジスタTR4に流れる電流の変動を小さくできる。この直線性改善用抵抗R3の抵抗値としては、例えば100Ω程度が妥当である。

【0052】

図8は、本発明を適用した無線通信システムの一例としてのGSMとDCSの2つの通信方式の無線通信が可能なシステムの概略の構成を示す。

【0053】

図8において、100はGSMやDCSのシステムにおけるGMSK変調や復調を行なうことができる変復調回路を有する半導体集積回路化された高周波信号処理回路（高周波IC）110や受信信号から不要波を除去する弾性表面波フィルタからなるバンドパスフィルタSAWと受信信号を増幅するロウノイズアンプLNAなどが1つのセラミック基板上に実装されてなる高周波モジュール（以下、RFモジュールと称する）、200はアンテナANTを駆動して送信を行なう高周波電力増幅回路（以下、パワーアンプと称する）PAや出力電力制御回路230などを含む高周波電力増幅用モジュール（以下、パワーモジュールと称する）である。

【0054】

また、300は送信データ（ベースバンド信号）に基づいてI、Q信号を生成したり受信信号から抽出されたI、Q信号を処理したりする半導体集積回路化されたベースバンド回路（以下、ベースバンドICと称する）、400はRFパワーモジュール200から出力される送信信号に含まれる高調波などのノイズを除去するフィルタLPFや送受信切替えスイッチ、分波器などを含むフロントエンド・モジュール、500はRFIC110やベースバンドIC300に対する制御信号を生成したりパワーモジュール200に対する出力レベル指示信号V_{ramp}を生成したりしてシステム全体を制御するマイクロプロセッサ（以下、CPUと称する）である。図3の出力レベル検出回路ODTとコンパレータCMPは、図8では出力電力制御回路230として1つのブロックで表わされている。

【0 0 5 5】

図 8 に示されているように、この実施例では、パワーモジュール 2 0 0 内に G S M の周波数帯である 9 0 0 M H z の送信信号を増幅するパワーアンプ 2 1 0 a と、D C S の周波数帯である 1 8 0 0 M H z の送信信号を増幅するパワーアンプ 2 1 0 b とが設けられている。同様に、R F モジュール 1 0 0 内に G S M 用の S A W フィルタ 1 2 0 a およびロウノイズアンプ 1 3 0 a と、D C S 用の S A W フィルタ 1 2 0 b およびロウノイズアンプ 1 3 0 b とが設けられている。

【0 0 5 6】

高周波 I C 1 1 0 においては送信したい情報に従って搬送波を位相変調する G M S K 変調が行なわれ、位相変調された信号が高周波信号 P i n としてパワーモジュール 2 0 0 に入力され増幅される。特に制限されるものでないが、この実施例では高周波 I C 1 1 0 は、送信用の変調回路の他に、受信信号を低い周波数の信号にダウンコンバートするミクサ、高ゲインのプログラマブル・ゲインアンプなどからなる受信系回路も含んで構成されている。ロウノイズアンプ L N A は、高周波 I C 1 1 0 に内蔵させることも可能である。

【0 0 5 7】

フロントエンド・モジュール 4 0 0 には、G S M 用のロウパスフィルタ 4 1 0 a と D C S 用のロウパスフィルタ 4 1 0 b および G S M の送信と受信を切り替える切替えスイッチ 4 2 0 a と D C S の送信と受信を切り替える切替えスイッチ 4 2 0 b 、アンテナ A N T に接続され受信信号から G S M 用の信号と D C S 用の信号を分離する分波器 4 3 0 などが設けられている。図 8 には示されていないが、パワーモジュール 2 0 0 またはフロントエンド・モジュール 4 0 0 には、パワーアンプ 2 1 0 a , 2 1 0 b の出力端子または R F パワーモジュール 2 0 0 の送信出力端子とロウパスフィルタ 4 1 0 a , 4 1 0 b との間に接続されてインピーダンスの整合を行なうインピーダンス整合回路が設けられる。

【0 0 5 8】

なお、上記のような G S M と D C S のデュアルバンド通信システムにおいては、G S M 側のパワーアンプ 2 1 0 a の出力電力と D C S 側のパワーアンプ 2 1 0 b の出力電力の最大レベルはそれぞれ規格によって規定されていて異なっている

が、高周波電力増幅用トランジスタTR3と出力検出用トランジスタTR4とのサイズ比およびカレントミラー回路を構成するトランジスタTR5とTR6とのサイズ比をそれぞれ適当に設定することにより、センス用抵抗R4およびコンパレータCMPを2つのバンドで共用させることができる。

【0059】

図9には、実施例のパワーモジュールのデバイス構造を示す。なお、図9は実施例のRFパワーモジュールの構造を正確に表わしたものではなく、その概略が分かるように一部の部品や配線などを省略した構造図として表わしたものである。

【0060】

図9に示されているように、本実施例のモジュールの本体10は、アルミナなどのセラミック板からなる複数の誘電体層11を積層して一体化した構造にされている。各誘電体層11の表面または裏面には、所定のパターンに形成し表面に金メッキを施した銅などの導電体からなる導体層12が設けられている。12aは導体層12からなる配線パターンである。また、各誘電体層11の表裏の導体層12もしくは配線パターン同士を接続するために、各誘電体層11にはスルーホールと呼ばれる孔13が設けられ、この孔内には導電体が充填されている。

【0061】

図9の実施例のモジュールでは、6枚の誘電体層11が積層されており、上から第1層目と第3層目と第6層目の裏面側にはほぼ全面にわたって導体層12が形成され、それぞれ接地電位GNDを供給するグランド層とされている。そして、残りの各誘電体層11の表裏面の導体層12は、伝送線路等を構成するのに使用されている。この導体層12の幅と誘電体層11の厚みを適宜に設定することにより、伝送線路はインピーダンスが50Ωとなるように形成される。

【0062】

第1層目から第3層目の誘電体層11には、前記半導体チップIC1、IC2、IC3を設置するために矩形状の穴が設けられ、この穴の内側に各ICが挿入され穴の底に接合材14によって固定されるとともに、その穴の底に相当する第4層目の誘電体層11とそれよりも下側の各誘電体層11にはビアホールと

呼ばれる孔 15 が設けられ、この孔内にも導電体が充填されている。このビアホール内の導電体は、半導体チップ IC1 や IC2, IC3 で発生した熱を最下層の導体層に伝達して放熱効率を向上させる役目を担っている。

【0063】

半導体チップ IC1, IC2, IC3 の上面の電極と所定の導体層 12 とはボンディングワイヤ 31 により電氣的に接続されている。また、第 1 層目の誘電体層 11 の表面には、マイクロストリップ線路 MS7, MS8 等を構成する導電パターン 12a が形成されているとともに、電力増幅回路や出力レベル検出回路等を構成するための容量素子 CDC1~CDC4, CP1~CP6 や抵抗素子 R1, R4 などのディスクリート部品 32 が複数個搭載されている。なお、これらの素子のうち容量素子は、ディスクリート部品を使用せずに誘電体層 11 の表裏面の導体層を利用して基板内部に形成することも可能である。

【0064】

以上本発明者によってなされた発明を実施例に基づき具体的に説明したが、本発明は上記実施例に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

【0065】

例えば前記実施例では、パワーモジュールを、1 段目と 2 段目の増幅用トランジスタ TR1, TR2 と抵抗 PR1~PR4 からなるバイアス回路を含む半導体チップ IC2 と、3 段目の増幅用トランジスタ TR3 が形成された半導体チップ IC1 と、出力レベル検出回路 ODT およびコンパレータ CMP が形成された半導体チップ IC3 と、抵抗や容量などの外付け素子で構成していると説明したが、半導体チップ IC1 と半導体チップ IC2 を一つの半導体チップとしたり、半導体チップ IC1 と半導体チップ IC3 を一つの半導体チップとすることも可能である。デュアルバンドの通信システムにおいては、GSM の 1 段目と 2 段目の増幅用トランジスタ TR1, TR2 とそのバイアス回路および DCS の 1 段目と 2 段目の増幅用トランジスタ TR1, TR2 とそのバイアス回路を 1 つの半導体チップ上に形成することができる。

【0066】

また、前記実施例の高周波電力増幅回路では、電力増幅 F E T を 3 段接続しているが、2 段構成としたり、4 段以上の構成としても良い。また、2 段目や 3 段目の F E T を、それぞれ並列形態の 2 個の F E T で構成するようにしてもよい。さらに、前記実施例では、高周波電力増幅部とフロントエンド部をそれぞれ別個のモジュール 2 0 0 と 4 0 0 として構成したが、これらを 1 つのモジュールとして構成するようにしても良い。

【 0 0 6 7 】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野である G S M と D C S の 2 つの通信方式による送受信が可能なデュアルモードの無線通信システムを構成するパワーモジュールに適用した場合を説明したが、本発明はそれに限定されるものでなく、他の通信方式や、G M S と D C S と P C S (Personal Communications System) など 3 以上の通信方式による送受信が可能なマルチモードの携帯電話機や移動電話機などの無線通信システムを構成するパワーモジュールに利用することができる。

【 0 0 6 8 】

【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば下記のとおりである。

【 0 0 6 9 】

すなわち、本発明に従うと、出力電力のフィードバック制御に必要な出力レベルの検出を電流検出方式で行なう無線通信システムにおいて、負荷の変動に伴う出力電力の変化が出力レベル検出回路の検出電流に反映されるようになるため、より正確な出力電力の制御が可能になるとともに、消費電流が一時的に増大して回路を構成する素子が破壊されたり電池が著しく消耗するなどの不所望の事態が発生するのを回避することができるようになる。

【図面の簡単な説明】

【図 1】

本発明者等が検討した送信系回路の概略を示すブロック図である。

【図 2】

電力増幅用トランジスタTR3のドレイン端子からアンテナ側を見たときのインピーダンスと反射係数を対応させて図1の電力増幅回路の特性を表わしたスミスチャートである。

【図3】

本発明に係る高周波電力増幅回路の一実施例を示す回路図である。

【図4】

高周波電力増幅回路の負荷 Z_0 を変化させたときのインピーダンスの位相と検出電圧 V_{det} の関係を示すグラフである。

【図5】

高周波電力増幅回路の負荷 Z_0 を変化させたときのインピーダンスの位相と出力電力との関係を示すグラフである。

【図6】

高周波電力増幅回路の負荷 Z_0 を変化させたときのインピーダンスの位相と消費電流の関係を示すグラフである。

【図7】

本出願人が開発した電流検出方式の無線通信システムにおける高周波電力増幅回路の出力部と電流検出方式の出力レベル検出回路を示す回路図である。

【図8】

本発明を適用したGSMとDCSの2つの通信方式の無線通信が可能なシステムの概略の構成を示すブロック図である。

【図9】

図3に示されている実施例のパワーモジュールのデバイス構造の一例を示す一部断面斜視図である。

【符号の説明】

ANT 送受信用アンテナ

ODT 出力レベル検出回路

CMP コンパレータ

BIAS バイアス生成回路

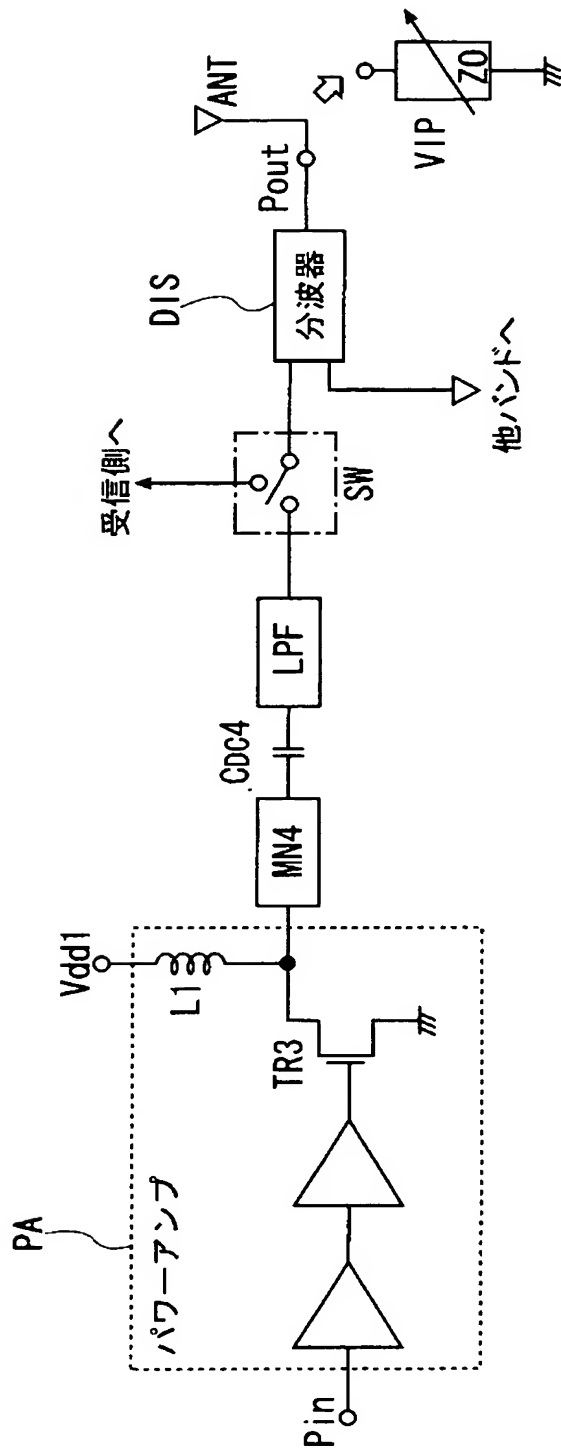
MN インピーダンス整合回路

L P F ロウパスフィルタ
 L N A ロウノイズ・アンプ
 1 0 モジュール本体
 1 1 誘電体層
 1 2 導体層
 1 0 0 R F モジュール
 2 0 0 パワーモジュール
 2 1 0 a , 2 1 0 b 高周波電力増幅回路
 3 0 0 ベースバンド回路
 4 0 0 フロントエンド・モジュール

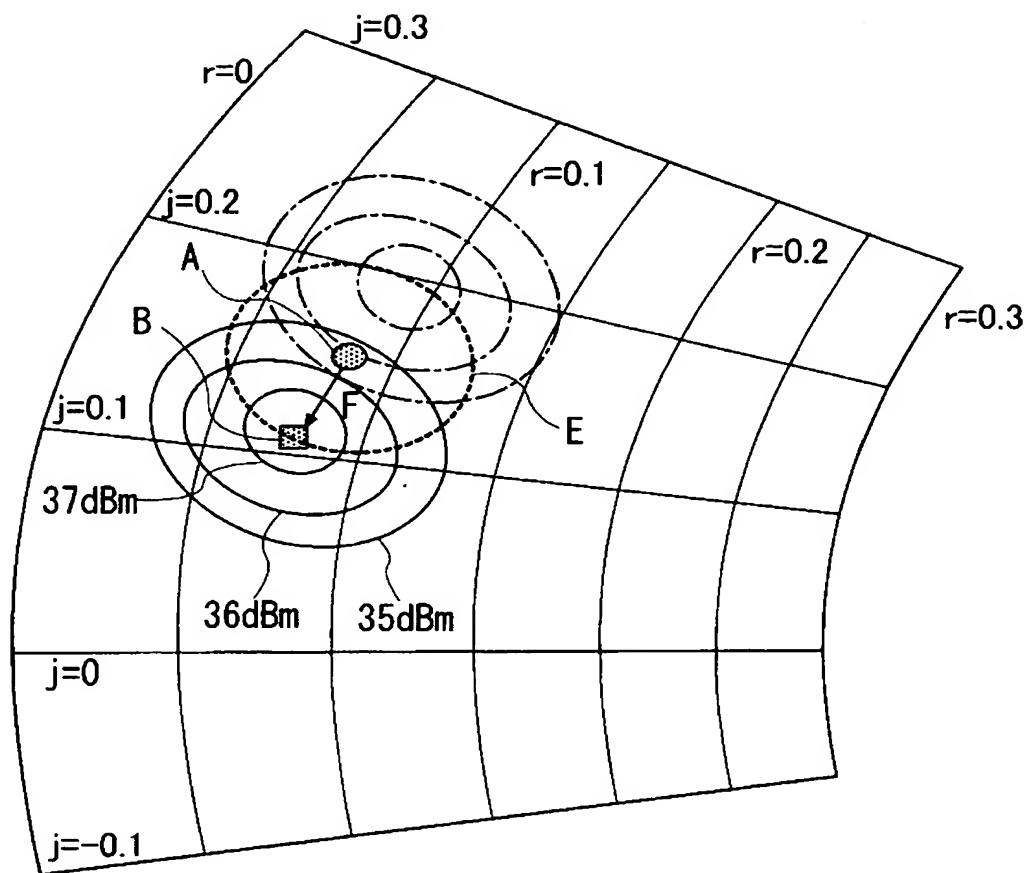
【書類名】

図面

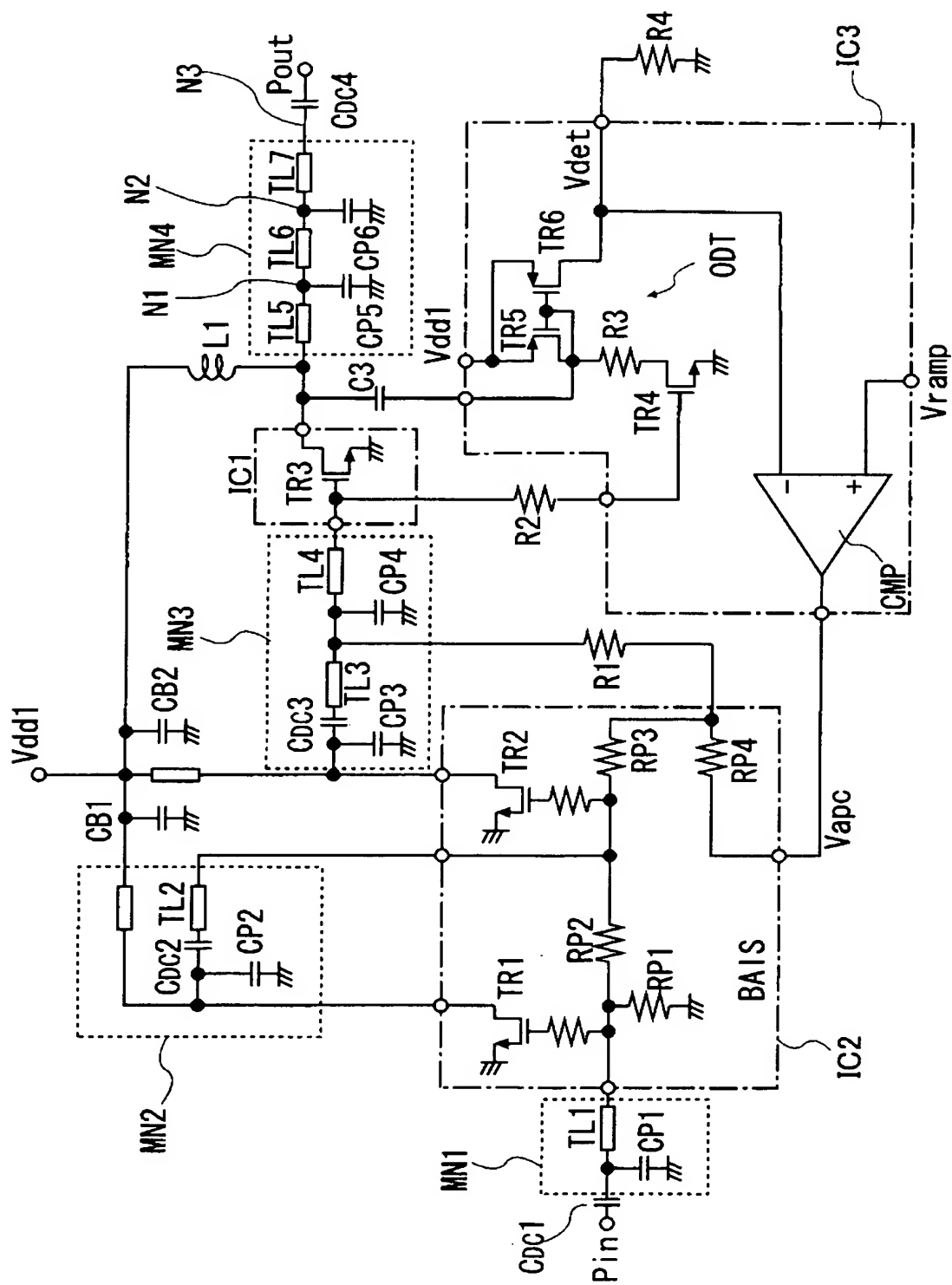
【図 1】



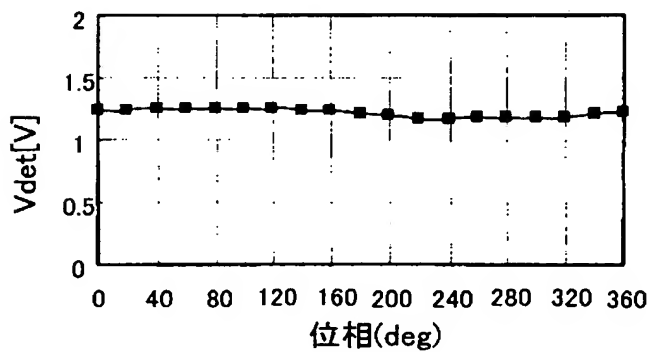
【図 2】



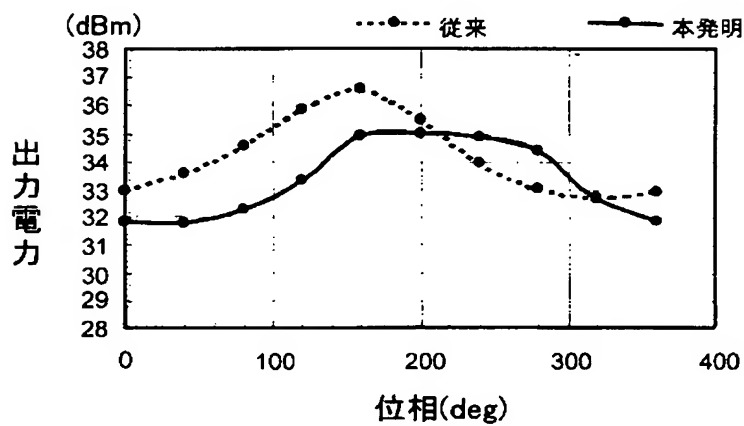
【図 3】



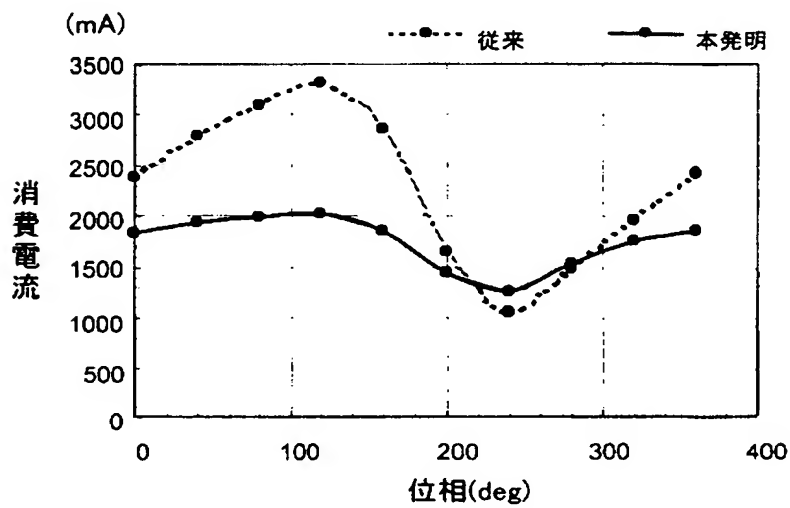
【図 4】



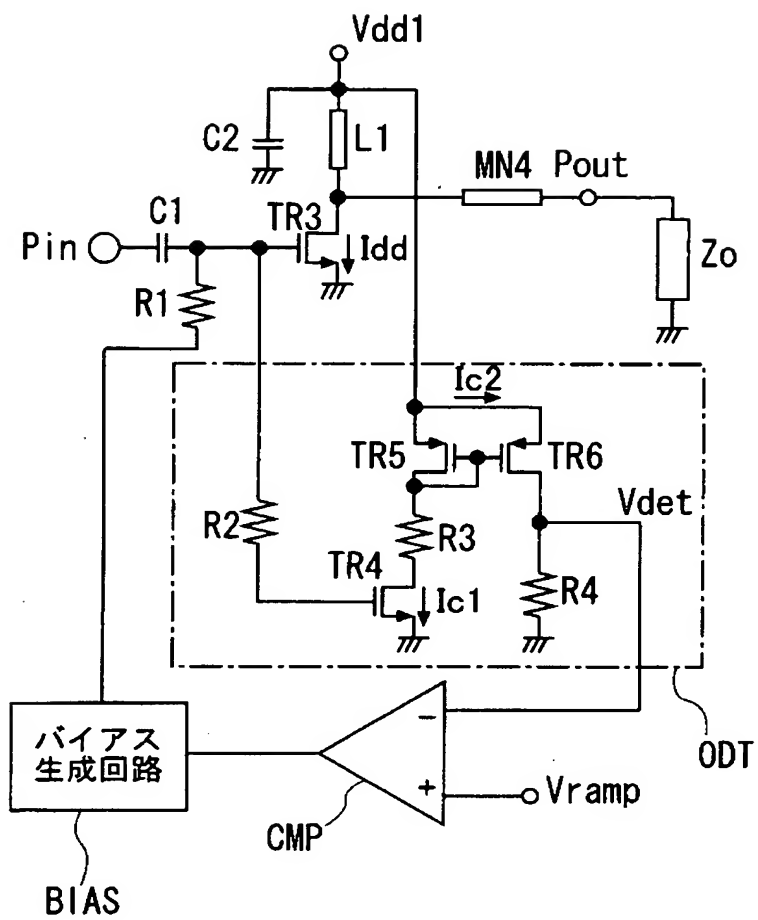
【図 5】



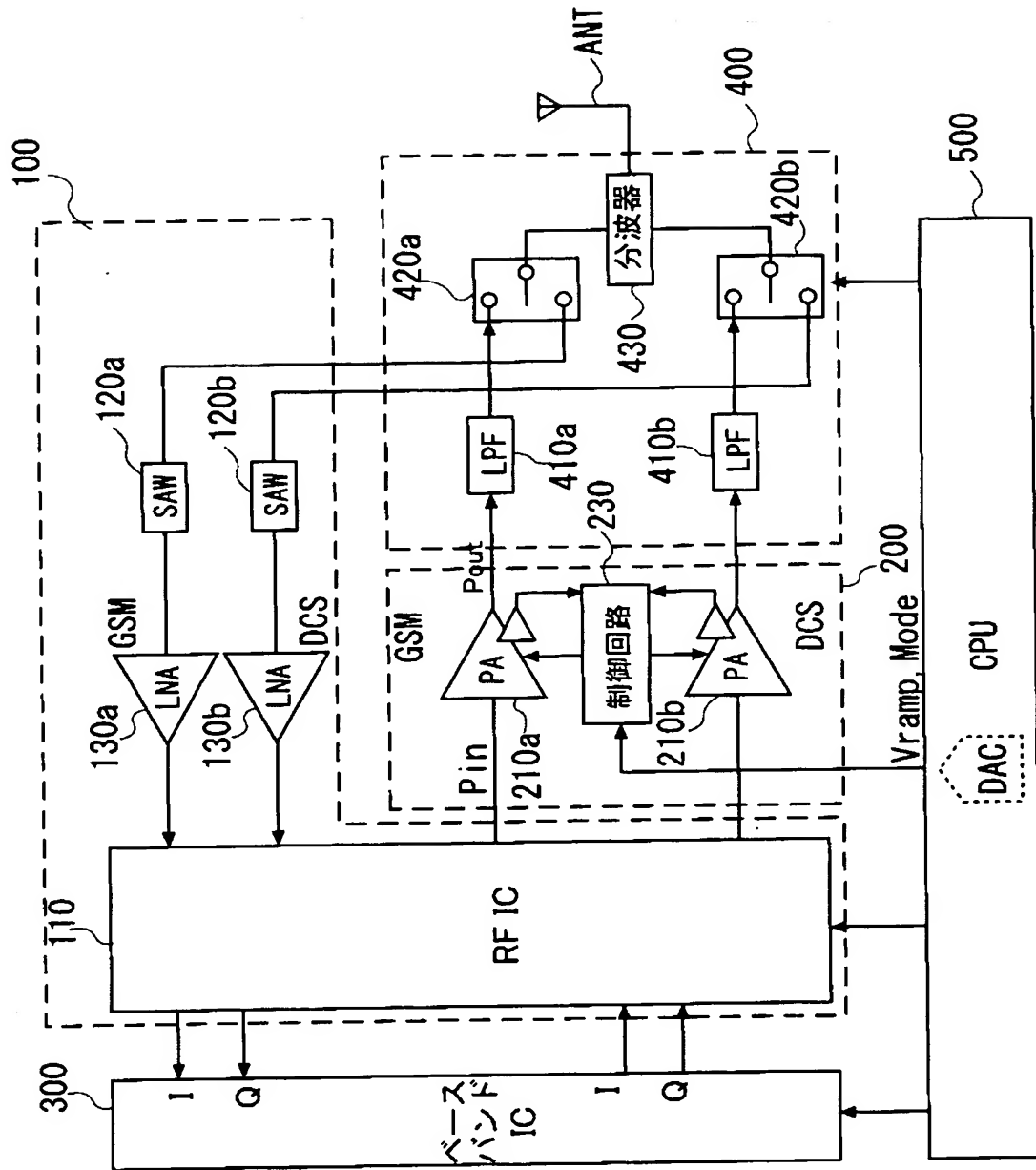
【図 6】



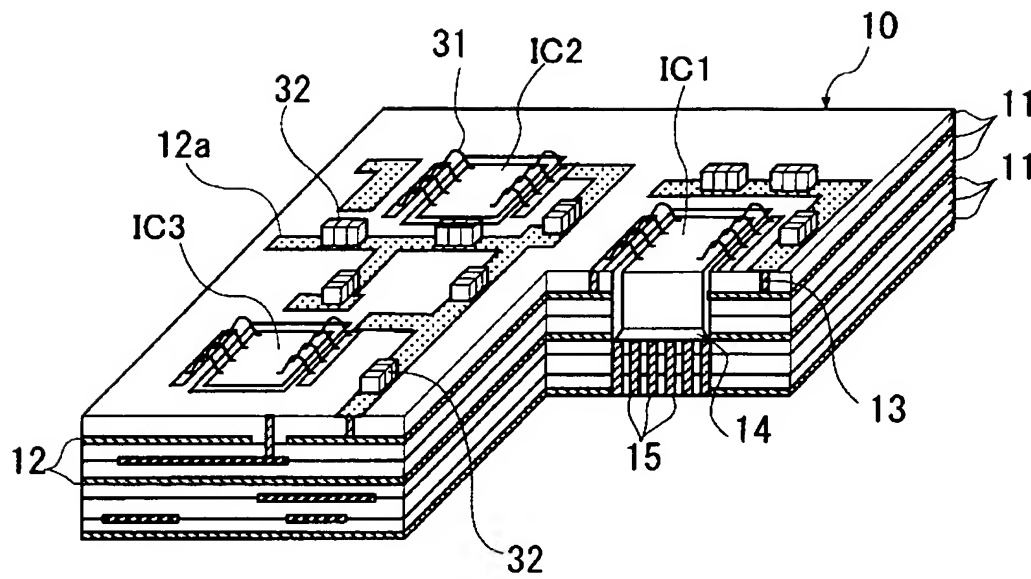
【図 7】



【図 8】



【図 9】



【書類名】 要約書

【要約】

【課題】 フィードバック制御に必要な出力レベルの検出を電流検出方式で行なう無線通信システムにおいて、負荷が変動しても出力電力と消費電流が大きく変動するのを防止することができる高周波電力増幅回路を提供する。

【解決手段】 フィードバック制御に必要な出力レベルの検出を電流検出方式で行なう無線通信システムを構成する高周波電力増幅回路において、最終段の電力増幅トランジスタ（TR3）のドレイン端子と出力レベルを検出する回路（ODT）のカレントミラー回路を構成するトランジスタ（TR5）のゲート端子との間に容量素子（C3）を介在させ、負荷変動に伴う出力電力の変化を出力レベル検出回路の検出電流に反映させるようにした。

【選択図】 図3

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 3 0 3 9 2 0
受付番号	5 0 2 0 1 5 6 9 5 1 5
書類名	特許願
担当官	第七担当上席 0 0 9 6
作成日	平成 1 4 年 1 0 月 2 1 日

< 認定情報・付加情報 >

【提出日】 平成14年10月18日

次頁無

特願 2 0 0 2 - 3 0 3 9 2 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 0 0 5 1 0 8]

1. 変更年月日

1 9 9 0 年 8 月 3 1 日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台 4 丁目 6 番地

氏 名

株式会社日立製作所

特願 2 0 0 2 - 3 0 3 9 2 0

出 願 人 履 歴 情 報

識別番号

[0 0 0 1 0 0 9 9 7]

1 . 変更年月日

1 9 9 0 年 9 月 4 日

[変更理由]

新規登録

住 所

秋田県南秋田郡天王町天王字長沼 6 4

氏 名

アキタ電子株式会社

2 . 変更年月日

2 0 0 2 年 5 月 1 7 日

[変更理由]

名称変更

住所変更

住 所

秋田県河辺郡雄和町相川字後野 8 5 番地

氏 名

株式会社アキタ電子システムズ